

## Mikro počítače

mají v podstatě stejnou skladbu jako velký číslicový počítač, jejich blokové schéma a princip činnosti odpovídá **von Neumannovu schématu**.

## Mikroprocesor

- integrovaný synchronní sekvenční logický obvod s velmi vysokým stupněm integrace
- používaný zejména jako řídicí obvod počítače
- vznikl integrací a miniaturizací z procesoru
- svou výkonností ovlivňuje výkonnost počítače.

Charakteristické vlastnosti počítače:

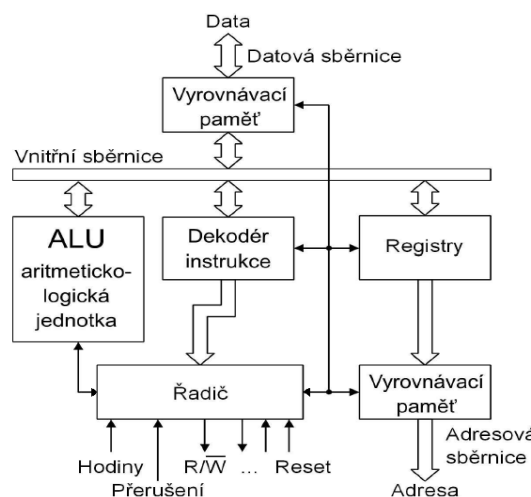
**Taktovací frekvence** – počet operací za sekundu tj. v GHz (v prvních počítačích XT pracovaly rychlostí 8 a 10 MHz)

**Počet bitů** – velikost datového slova – počet bitů, které procesor paralelně v daném okamžiku zpracovává (zpočátku 8, dnes 64 bitové)

## Princip činnosti

Základním úkolem procesoru je **interpretace instrukcí** – tj. opakované provádění instrukčního cyklu: převzetí instrukce z operační paměti, dekodování instrukce, provedení instrukce a příprava k převzetí další instrukce. K interpretaci instrukcí - vykonávání instrukčního cyklu - procesor potřebuje časové řízení, zajišťované hodinovými impulsy – takty. Programy, data a meziprocesní výsledky, se kterými procesor pracuje, se ukládají do operační paměti nebo registrů.

## Vnitřní struktura mikroprocesoru



## Řadič

Řadič obsahuje **registr adresy instrukce – programový čítač**, který udá adresu buňky v operační paměti, odkud se vyzvedne instrukce programu. Instrukce se uloží do **registru instrukcí** a vyhodnotí **dekodérem instrukcí**.

Pozn: Instrukce – příkaz k provedení základní operace  
Skladba instrukce:

OZ	A1	A2
----	----	----

OZ: operační znak – určuje co se má provést  
A1, A2: adresní část – určuje s čím se to má provést

Řadič vyšle operační znak do ALU a udá adresu operandů v paměti. Operandy přejdou z paměti do ALU, která provede žádanou operaci a o vykonání operace informuje řadič stavovou rovnicí. Řadič udá adresu v paměti, kam se má výsledek uložit. Mezitím se obsah programového čítače zvýší o jedničku a adresuje se další instrukce. Cyklus se opakuje, dokud řadič nevyhodnotí instrukci, ukončující program.

Vnitřní řídicí signály, které řídí provádění operací a přesun dat mezi jednotlivými částmi mikroprocesoru a záznam a čtení dat z registrů a paměti vytváří **generátor řídicích signálů**, který je součástí řadiče.

## Sběrnice

Adresování, přenos dat a řídicích signálů zajišťuje v mikroprocesoru systém sběrnic.

Hlavní přenosy informací se dějí po jediné společné cestě - po **vnitřní datové sběrnici**. K této sběrnici jsou proto připojeny bloky, mezi nimiž se nejčastěji přenášejí data.

Komunikaci s vnějškem provádí procesor přenosem dat a informací o svém vnitřním stavu po **vnější datové sběrnici** D0 – D7. Adresy předává **adresovou sběrnici** A0 – A15, řídicí a stavové signály se přenášejí přes **řídicí sběrnici**.

Vnitřní datová sběrnice je na vnější datovou sběrnici napojena přes **vyrovnávací paměť dat – oddělovací registr Buffer**.

## Registry

používají se jako paměti operandů a výsledků, jako čítač instrukcí, který uchovává adresu poslední zpracovávané instrukce, jako krátkodobé paměti, jako registry pro speciální použití a registry pro vlastní řídicí činnost procesoru.

## Aritmeticko-logická jednotka

Vykonává jednotlivé aritmetické a logické operace.

Aby mohla ALU vykonávat požadované operace, je nutné dopravit na její vstupy operandy a někde uložit výsledek operace. Do obvodů ALU vstupují dva operandy A a B z paměti nebo z V/V zařízení. Výsledek operace se ukládá do střadače, zápisníkové paměti nebo operační paměti.

Výsledek operace aritmeticko-logické jednotky bývá doplněn dodatečnými informacemi o jeho významných vlastnostech. Těmito informacím se říká **příznaky** a ukládají se v **příznakovém nebo podmínkovém registru (Flag register)**.

## Rozdělení procesorů

### Podle vnitřní architektury

**Procesory RISC:** s redukovanou sadou strojových instrukcí, nedostatkem je větší spotřeba paměti pro program, jednodušší architektura se projevuje nižší spotřebou energie, úspěšné např. v mobilních telefonech nebo v superpočítačích,

**Procesory CISC:** s kompletní sadou a instrukcí, jsou pomalejší, potřebují více času pro zpracování strojové instrukce

Současné procesory Intel a kompatibilní obcházejí nedostatky instrukční sady typu CISC tím, že vnitřně používají pro interpretaci strojového kódu architekturu RISC čímž za cenu zesložiténí procesoru dochází ke spojení výhod obou architektur.

### Podle počtu jader

Integrace více jader, tedy více procesorů do jediného čipu. Procesory se tedy dělí na **jednojádrové a vícejádrové**. Integrací většího počtu jednodušších jader je teoreticky možné dosáhnout při stejné výrobní technologii na stejné ploše křemíku mnohem vyšší výpočetní výkon, než použitím jediného složitějšího jádra.

### Výrobci mikroprocesorů

**Intel, AMD, Motorola, Zilog, VIA Technologies....**